

1. 特性

- 采样率：10MSPS
- 14 位无失码
- 74dB SNR
- 90dB SFDR
- 单电源 3V 供电（2.85V 至 3.4V）
- 低功耗：60mW
- 灵活输入：1Vp-p 至 2Vp-p 范围
- 270MHz 全功率带宽采样保持
- 并行数据输出
- 时钟占空比稳定器
- 睡眠和打盹模式
- 32 管脚（5mm×5mm）QFN 封装
- 全兼容的型号有：
 - 125Msps: GAD2255 (14-Bit)
 - 105Msps: GAD2254 (14-Bit)
 - 80Msps: GAD2249 (14-Bit)
 - 65Msps: GAD2228 (12-Bit), GAD2248 (14-Bit)
 - 40Msps: GAD2247 (14-Bit)
 - 25Msps: GAD2246 (14-Bit)
 - 10Msps: GAD2245 (14-Bit)

2. 应用

- 无线和有线宽带通信
- 成像系统
- 超声波
- 频谱分析
- 便携式仪器

3. 概述

GAD2245 是 14 位 10MSPS、低功耗 3V 单电源供电的模数转换器，用于数字化高频、宽动态范围信号。GAD2245 非常适合高要求的成像和通信应用，其交流性能包括对超过奈奎斯特频率的信号仍具有 74dB 的信噪比(SNR)和 90dB 的无杂散动态范围 (SFDR)。

直流性能包括 $\pm 1.5\text{LSB}$ INL（典型值）、 $\pm 0.5\text{LSB}$ DNL（典型值）和全温度范围无失码。转换噪声低至 1LSBRMS 。

单电源 3V 供电支持低功耗运行。独立输出电源支持输出驱动 0.5V 至 3.6V 逻辑。

单端的 CLK 输入引脚来控制转换器操作。一个可选的时钟占空比稳定器使得 GAD2245 在全速度范围内，较宽的时钟占空比范围内都能高性能运行。

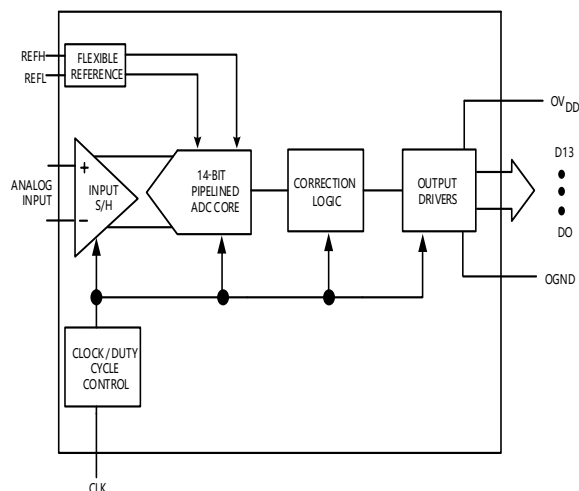


图 1 功能框图

目 录

1. 特性1

2. 应用1

3. 概述1

4. 绝对最大额定值.....3

5. 静态特性3

6. 模拟输入特性3

7. 动态特性4

8. 内部参考特性4

9. 数字输入/输出4

10. 电源管理.....5

11. 时序特性.....5

12. 典型性能特性.....6

13. 应用信息.....8

 13.1 功能框图8

 13.2 时序图.....8

 13.3 输入驱动阻抗8

 13.4 输入驱动电路9

 13.5 数字输出10

 13.6 输出数据格式10

 13.7 接地和旁路滤波.....11

 13.8 散热.....11

14. 管脚分布及管脚功能12

15. 封装形式和外形尺寸13

16. 订购信息.....15

17. 修订记录.....15

4. 绝对最大额定值

参数	范围	单位
最大供电电压	+4	V
数字输出地电压 OGND	-0.3 ~ +1	V
模拟输入电压 (注 3)	-0.3 ~ $V_{DD} + 0.3$	V
数字输入电压	-0.3 ~ $V_{DD} + 0.3$	V
功耗	1500	mW
工作温度范围	-40 ~ +85	°C
存储温度范围	-55 ~ 125	°C
ESD (HBM)	4000	V

表 1

5. 静态特性

符号	参数	测试条件	最小值	典型值	最大值	单位
Resolution	分辨率	无失码	14			位Bits
INL	积分线性误差	差分模拟量输入(注 5)		±1.5		LSB
DNL	差分线性误差	差分模拟量输入		±0.5		LSB
E_O	偏移误差	(注 6)		±5.7		mV
E_G	增益误差	外部参考		±0.5		%FS
TC_{EO}	偏移漂移			±10		uV/°C
TC_{FS}	满幅漂移	内部参考		±30		ppm/°C
		外部参考		±5		ppm/°C

表 2 (注 4)

6. 模拟输入特性

符号	参数	测试条件	最小值	典型值	最大值	单位
V_{IN}	模拟输入范围($A_{IN}^+ - A_{IN}^-$)	$2.85V < V_{DD} < 3.4V$ (注7)	±0.5V to ±1V			V
$V_{IN,CM}$	模拟输入共模电压	差分输入(注 7)	1	1.5	1.9	V
I_{IN}	模拟输入漏电流	$0V < A_{IN}^+, A_{IN}^- < V_{DD}$	-2		2	uA
V_{SENSE}	SENSE管脚电压		0	1	V_{DD}	V
I_{SENSE}	SENSE输入漏电流	$0V < SENSE < 1V$	-1		1	uA
I_{MODE}	MODE输入漏电流	$0V < MODE < V_{DD}$	-1		1	uA
t_{AP}	采样保持采集延迟时间			0		ns
t_{JITTER}	采样保持采集延迟时间抖动			0.2		PS _{RMS}
CMRR	模拟输入共模抑制比			78.7		dB
BW _{3dB}	满功率带宽			270		MHz

表 3

7. 动态特性

符号	参数	测试条件	最小值	典型值	最大值	单位
SNR	信噪比	5MHz 输入		73.6		dB
		70MHz 输入		72.3		dB
SFDR	无杂散动态范围	5MHz 输入		90		dB
		70MHz 输入		83.5		dB
S/(N+D)	信号对噪声加失真比	5MHz 输入		73.4		dB
		70MHz 输入		72		dB
IMD	互调失真	$f_{IN1}=4.8\text{MHz}$ $f_{IN2}=5.3\text{MHz}$		90.2		dB
N_{tran}	转换噪声	$V_{\text{SENSE}} = 1\text{V}$		1		LSB_{RMS}

表 4 (注 4)

8. 内部参考特性

符号	参数	测试条件	最小值	典型值	最大值	单位
V_{CM}	V_{CM} 输出电压	$I_{\text{OUT}} = 0$	1.475	1.500	1.525	V
TC_{VCM}	V_{CM} 输出温度漂移			± 25		ppm/°C
LNR_{VCM}	V_{CM} 线性调整率	$2.85\text{V} < V_{\text{DD}} < 3.4\text{V}$		0.9		mV/V
RO_{VCM}	V_{CM} 输出电阻	$-1\text{mA} < I_{\text{OUT}} < 1\text{mA}$		10		Ω

表 5

9. 数字输入/输出

除非另有说明, $V_{\text{DD}} = 3\text{V}$, $\text{OV}_{\text{DD}} = 3\text{V}$, $V_{\text{IN,CM}} = 1.5\text{V}$, $V_{\text{SENSE}} = 1\text{V}$, 温度范围为 -45°C 到 85°C 。

符号	参数	测试条件	最小值	典型值	最大值	单位
逻辑输入(CLK, $\overline{\text{OE}}$, SHDN)						
V_{IH}	高电平输入电压	$V_{\text{DD}} = 3\text{V}$	2			V
V_{IL}	低电平输入电压	$V_{\text{DD}} = 3\text{V}$			0.8	V
I_{IN}	输入电流	$V_{\text{IN}} = 0\text{V}$ to V_{DD}	-10		10	μA
C_{IN}	输入电容	(注 7)		3		pF
逻辑输出						
$\text{OV}_{\text{DD}} = 3\text{V}$						
C_{OZ}	Hi-Z 输出电容	$\overline{\text{OE}} = \text{High}$ (注 7)		3		pF
I_{SOURCE}	输出源电流	$V_{\text{OUT}} = 0\text{V}$		50		mA
I_{SINK}	输出漏电流	$V_{\text{OUT}} = V_{\text{DD}}$		50		mA
V_{OH}	高电平输出电压	$I_{\text{O}} = -10\mu\text{A}$ $I_{\text{O}} = -200\mu\text{A}$	2.7	2.995 2.99		V
V_{OL}	低电平输出电压	$I_{\text{O}} = 10\mu\text{A}$ $I_{\text{O}} = 1.6\text{mA}$		0.005 0.09	0.4	V
$\text{OV}_{\text{DD}} = 2.5\text{V}$						
V_{OH}	高电平输出电压	$I_{\text{O}} = -200\mu\text{A}$		2.49		V
V_{OL}	低电平输出电压	$I_{\text{O}} = 1.6\text{mA}$		0.09		V
$\text{OV}_{\text{DD}} = 1.8\text{V}$						
V_{OH}	高电平输出电压	$I_{\text{O}} = -200\mu\text{A}$		1.79		V
V_{OL}	低电平输出电压	$I_{\text{O}} = 1.6\text{mA}$		0.09		V

表 6

10. 电源管理

符号	参数	测试条件	最小值	典型值	最大值	单位
V _{DD}	模拟电源电压	(注 9)	2.85	3	3.4	V
OV _{DD}	输出电源电压	(注 9)	0.5	3	3.6	V
I _{VDD}	供电电流			19.2		mA
P _{DISS}	功耗			57.6		mW
P _{SHDN}	关闭模式功耗	SHDN=H, $\overline{OE}$ =H, No CLK		2.79		mW
P _{NAP}	打盹模式功耗	SHDN=H, $\overline{OE}$ =L, No CLK		22.86		mW

表 7 (注 8)

11. 时序特性

符号	参数	测试条件	最小值	典型值	最大值	单位
f _s	采样频率	(注 9)	1		10	MHz
t _L	CLK 为低时间	占空比稳定器关闭 占空比稳定器工作(注 7)	40 5	50 50	500 500	ns ns
t _H	CLK 为高时间	占空比稳定器关闭 占空比稳定器工作(注 7)	3.8 3	4 4	500 500	ns ns
t _{AP}	采样和保持采集孔径延迟时间			0		ns
t _D	CLK 到 DATA 延迟时间	CL = 5pF (注 7)	1.4	2.7	5.4	ns
	$\overline{OE}$ 下降沿后的数据访问时间	CL = 5pF (注 7)		4.3	10	ns
	BUS 释放时间	(注 7)		3.3	8.5	ns
确定性延迟				7		Cycles

表 8 (注 4)

- 注 1: 超过绝对最大额定值可能会对芯片造成永久性损坏。长期暴露在任何绝对最大额定条件下可能会影响芯片的可靠性和寿命。
- 注 2: 所有电压值参考地, GND 和 OGND 连接在一起 (除非另有说明)。
- 注 3: 当这些管脚电压低于 GND 或高于 VDD 时, 它们将被内部二极管钳制。本产品可在无门锁的情况下, 处理低于 GND 或高于 VDD 大于 100mA 的输入电流。
- 注 4: VDD=3V, f_{SAMPLE} =10MHz, 输入范围=2V_{P-P}, 差分驱动, 时钟占空比稳定器打开, 工作温度范围为-45℃到 85℃, 除非另有说明。
- 注 5: 积分非线性定义为代码与通过传递曲线实际端点的直线之间的偏差。从量化带的中心测量偏差。
- 注 6: 偏移误差是当输出代码在 00 0000 0000 0000 和 11 1111 1111 1111 之间时, 从-0.5 LSB 测量的偏移电压。
- 注 7: 设计保证。
- 注 8: VDD=OVDD=3V, f_{SAMPLE}=10MHz, 幅度 1.0V_{P-P}
- 注 9: 推荐工作条件。

积分非线性

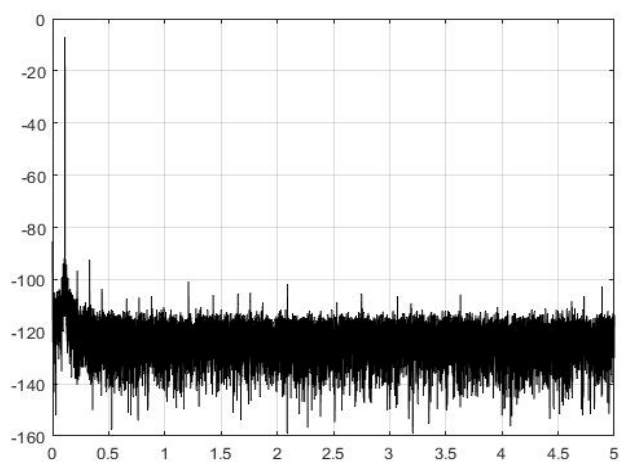
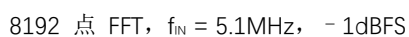
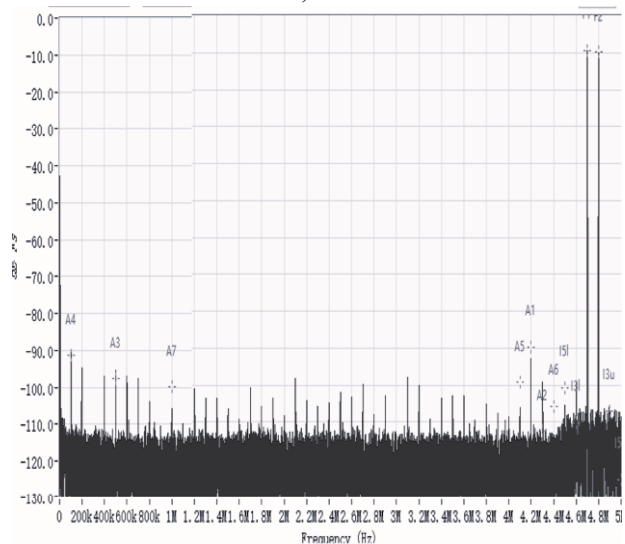
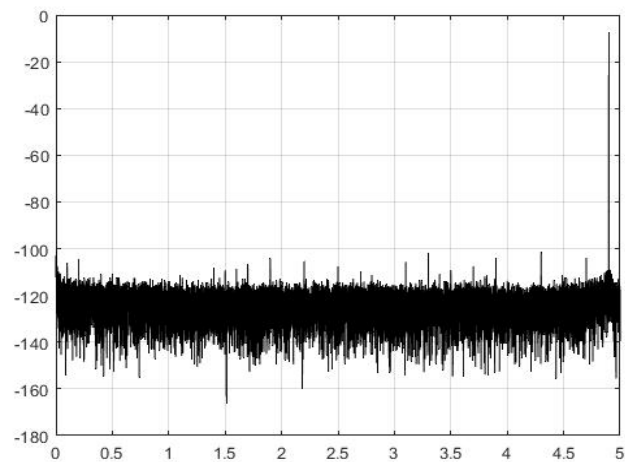
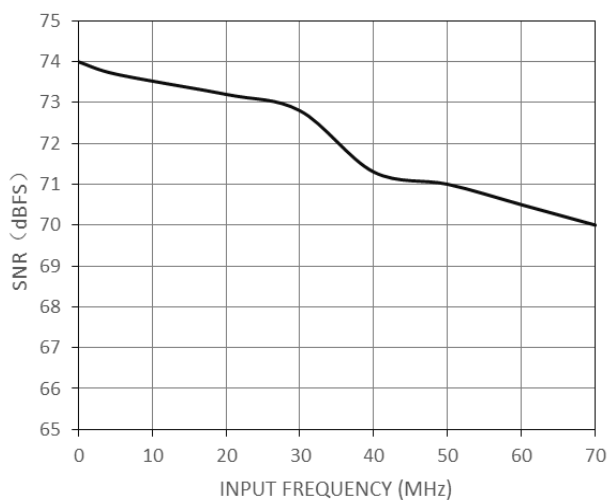
8192 Point 2-Tone FFT, $f_{IN} = 4.3\text{MHz}$ and 4.6MHz 

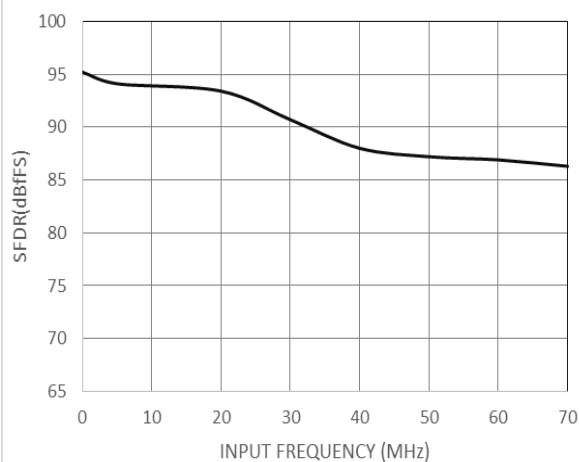
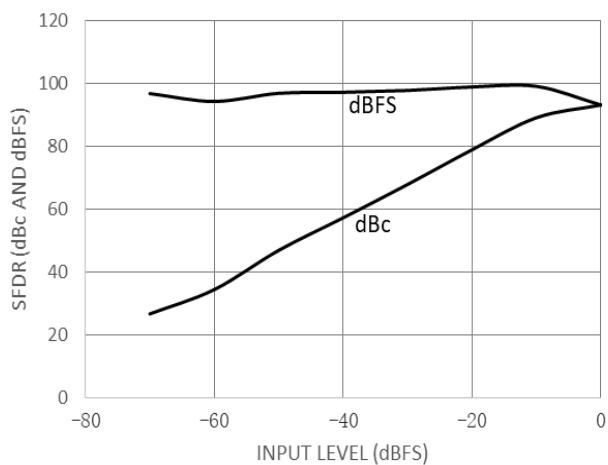
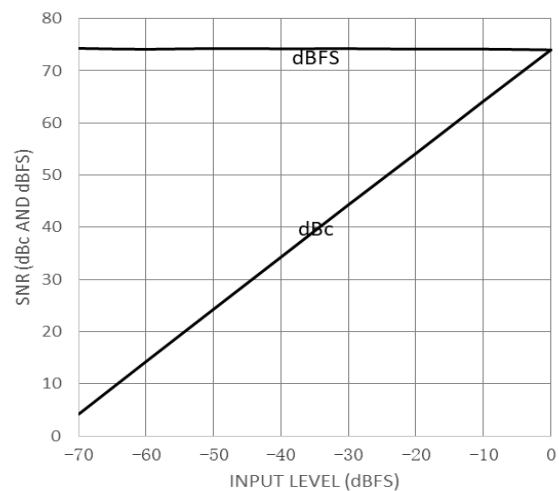
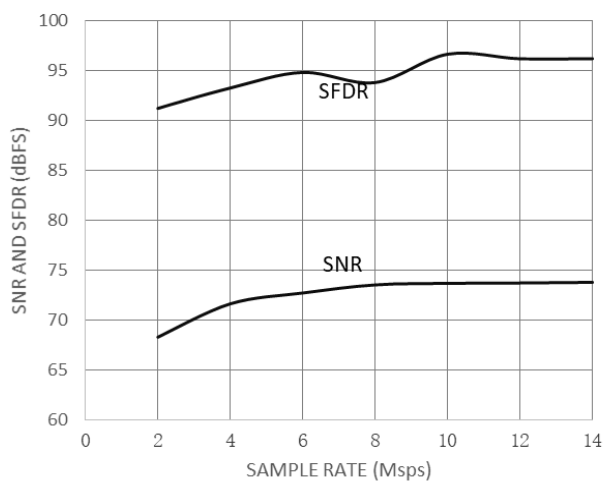
Figure 1 is a plot showing Differential Nonlinearity (DNL) in LSB (Least Significant Bit) versus Digital Output Code. The x-axis represents the Digital Output Code, ranging from 0 to 16000. The y-axis represents DNL (LSB), ranging from -1 to 1. The plot shows a dense, noisy signal fluctuating around zero, indicating the DNL performance across the range of digital output codes.

8192 点 FFT, $f_{IN} = 70.1\text{MHz}$, -1dBFS 

SNR vs Input Frequency, -1dB, 2V Range



SFDR vs Input Frequency, -1dB, 2V Range

SFDR vs Input Level, $f_{IN} = 5\text{MHz}$, 2V RangeSNR vs Input Level, $f_{IN} = 5\text{MHz}$, 2V RangeSNR and SFDR vs Sample Rate, 2V Range, $f_{IN} = 5\text{MHz}$, -1dB

13. 应用信息

13.1 功能框图

下图2显示了GAD2245的功能框图。

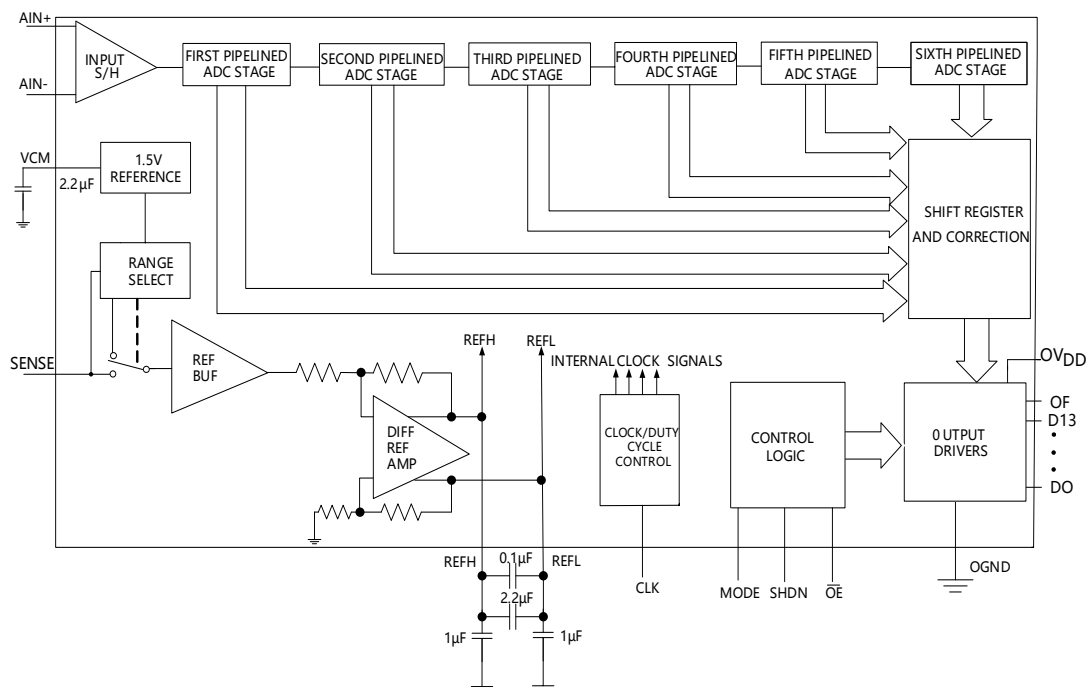


图 2 GAD2245 的功能框图

13.2 时序图

GAD2245的时序图如下图3所示

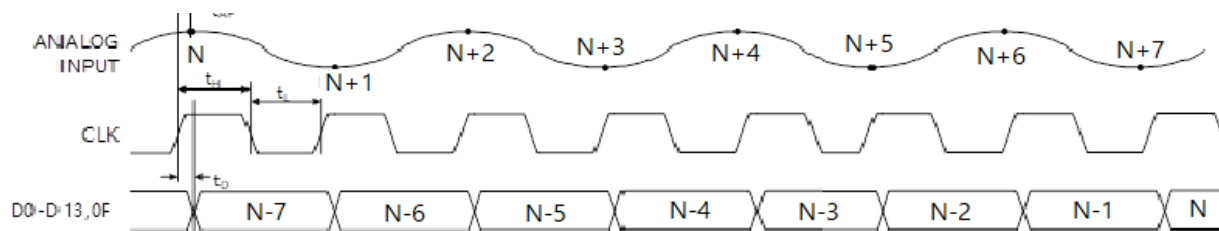


图 3 GAD2245时序图

13.3 输入驱动阻抗

与所有高性能、高速模数转换器一样，GAD2245 的动态性能会受到输入驱动电路的影响，特别是二次谐波和三次谐波。源阻抗和电抗会影响 SFDR。在 CLK 下降沿，采样保持电路将 3.5pF 采样电容连接到输入引脚并开始采样周期。当 CLK 上升时，采样周期结束，保持采样电容器上的采样输入。理想情况下，输入电路应足够快，以便在采样周期 $1/(2f_{\text{CLK}})$ 期间对采样电容器完全充电；然而，这并不总是可能的，并且不完全建立可能会降低 SFDR。采样毛刺被设计成尽可能线性的，以最小化不完全建立的影响。为了获得最佳性能，建议每个输入的源阻抗小于或等于 100Ω。源阻抗应与差分输入相匹配。不匹配会导致更高的偶次谐波，尤其是二次谐波。

13.4 输入驱动电路

图 4 显示了 GAD2245 由带有中心抽头次级的射频变压器驱动。二次中心抽头采用 V_{CM} 直流偏置，将 ADC 输入信号设置在最佳直流电平。在变压器次级端接是可取的，因为这对采样和保持引起的充电误差提供了共模路径。图 4 显示了 1:1 匝比变压器。如果每个 ADC 输入的源阻抗不超过 100Ω ，则可以使用其他匝数比。使用变压器的缺点是低频响应插损大。大多数小型射频变压器在低于 1MHz 的频率下性能较差。图 5 演示了使用差分放大器将单端输入信号转换为差分输入信号。这种方法的优点是提供低频输入响应；然而，大多数运放的有限增益带宽将限制高频率输入下的 SFDR。

图 6 显示了单端输入电路。从模拟输入看，阻抗应该匹配。如果需要低失真，则不建议使用此电路。模拟输入端上的 25Ω 电阻和 12pF 电容器有两个用途：隔离驱动电路免受采样保持电路的充电毛刺，以及限制转换器输入端的宽带噪声。

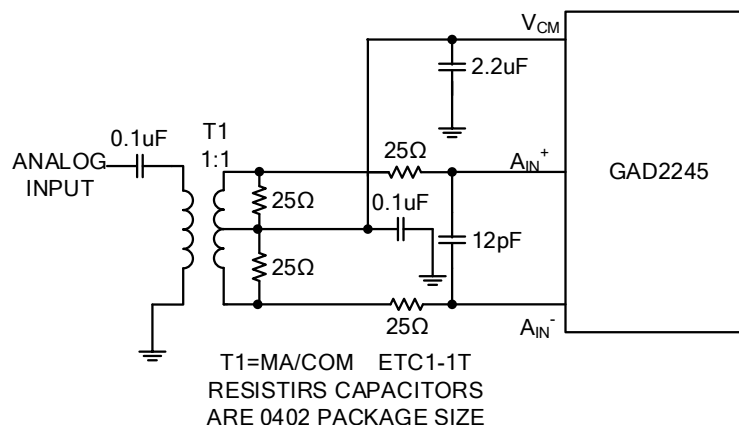


图 4 使用变压器的单端到差分转换

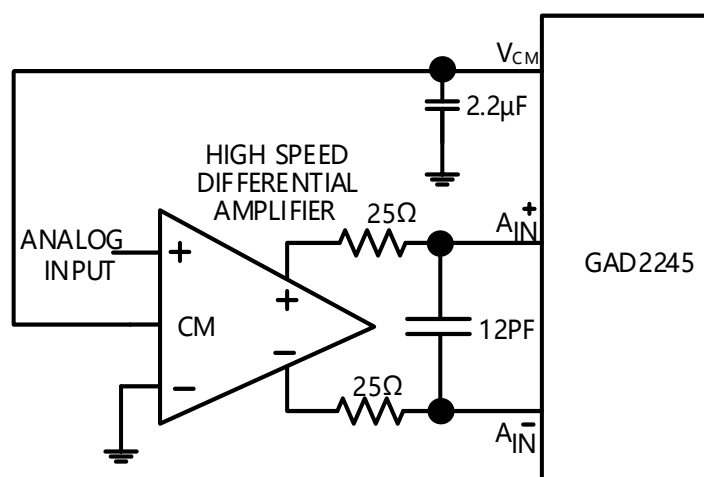


图 5 带放大器的差分驱动

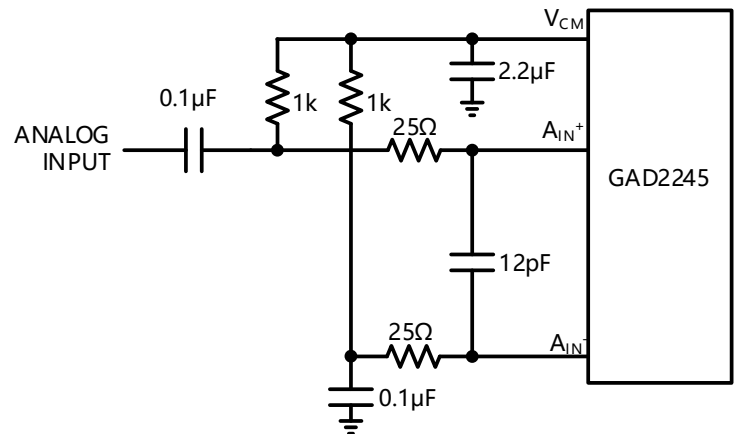


图 6 单端驱动

13.5 数字输出

下表显示了模拟输入电压、数字数据位和溢出位之间的关系。

AIN ⁺ - AIN ⁻ (2V Range)	OF	D13~D0 (Offset Binary)	D13~D0 (2's Complement)
>+1.000000V	1	11 1111 1111 1111	01 1111 1111 1111
+0.999878V	0	11 1111 1111 1111	01 1111 1111 1111
+0.999756V	0	11 1111 1111 1110	01 1111 1111 1110
+0.000122V	0	10 0000 0000 0001	00 0000 0000 0001
0.000000V	0	10 0000 0000 0000	00 0000 0000 0000
-0.000122V	0	01 1111 1111 1111	11 1111 1111 1111
-0.000244V	0	01 1111 1111 1110	11 1111 1111 1110
-0.999878V	0	00 0000 0000 0001	10 0000 0000 0001
-1.000000V	0	00 0000 0000 0000	10 0000 0000 0000
<-1.000000V	1	00 0000 0000 0000	10 0000 0000 0000

表 9

13.6 输出数据格式

使用管脚MODE，可以选择GAD2245并行输出数据作为偏移二进制或二进制补码格式。将管脚MODE连接到GND或1/3V_{DD}选择偏移二进制输出格式。连接模式管脚到2/3V_{DD}或V_{DD}选择二进制补码输出格式。外部电阻分压器可用于设置1/3V_{DD}或2/3V_{DD}逻辑值。下表显示了模式管脚的逻辑状态。

模式管脚	输出模式	时钟占空比 稳定器
0	偏移二进制	关
1/3V _{DD}	偏移二进制	开
2/3V _{DD}	二进制补码	开
V _{DD}	二进制补码	关

表 10

13.7 接地和旁路滤波

GAD2245需要一个具有干净完整接地平面的印刷电路板。建议使用具有内部接地平面的多层板。印刷电路板的布局应确保数字和模拟信号线尽可能彼此分开。特别是地，应注意不要在模拟信号信号线旁边或ADC下面穿行任何数字信号线。应于 V_{DD} 、 OV_{DD} 、 V_{CM} 、REFH和REFL管脚上采用高质量的陶瓷旁路电容器。旁路电容器必须尽可能靠近管脚。尤其重要的是REFH和REFL之间的0.1 μ F电容器，该电容器应与ADC位于电路板的同一侧，并尽可能靠近器件（1.5mm或更小）。建议使用0402型陶瓷电容器。REFH和REFL之间的2.2 μ F大电容器可以稍远一些。连接管脚和旁路电容器的线路必须保持短，并且应尽可能宽。GAD2245差分输入应并排走线并联运行，并相互接近。输入迹线应尽可能短，以尽量减少寄生电容和噪声采集。

13.8 散热

GAD2245产生的大部分热量通过底部裸露的衬垫和封装导线从模具传递到印刷电路板上。为了获得良好的电气和热性能，外露的焊盘应焊接到PCB板的大面积接地焊盘上。有一点是非常重要的，所有接地管脚连接到足够大面积的接地平面上。

14. 管脚分布及管脚功能

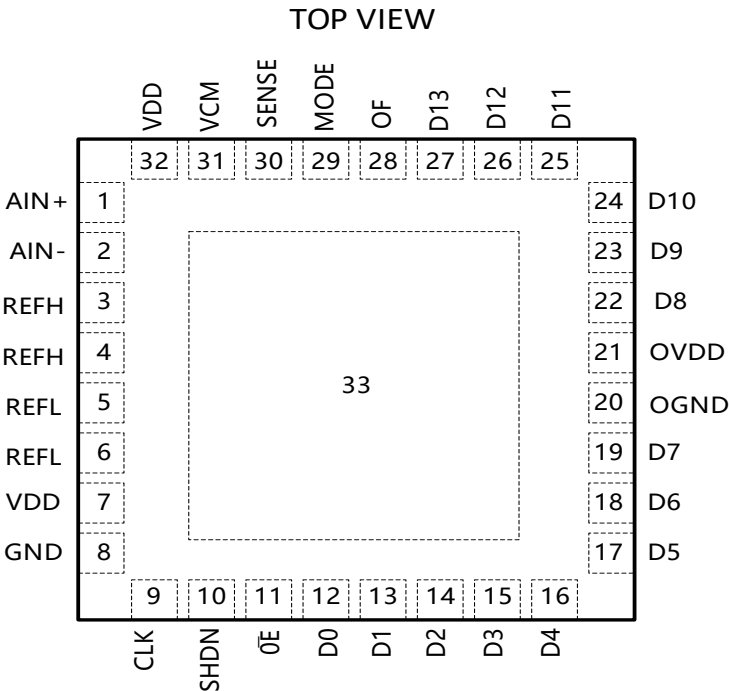


图 7

管脚		管脚 类型	描述
名称	序号		
AIN+	1	输入	正差分模拟输入
AIN-	2	输入	负差分模拟输入
REFH	3, 4	输出	ADC高参考。短接在一起，用一个0.1uF陶瓷电容尽可能靠近引脚5、6旁路。另外，使用额外的2.2uF陶瓷电容旁路至引脚5、6，并使用1uF陶瓷电容接地。
REFL	5, 6	输出	ADC低参考电压。短接在一起，用一个0.1uF陶瓷电容尽可能靠近引脚3、4旁路。另外，使用额外的2.2uF陶瓷电容旁路至引脚3、4，并使用1uF陶瓷电容接地。
VDD	7, 32	输入	3V电源。用0.1uF陶瓷电容旁路接地。
GND	8	地	ADC电源接地
CLK	9	输入	时钟输入。输入采样从上升沿开始。
SHDN	10	输入	关机模式选择管脚。 将SHDN连接到GND，将OE连接到GND，芯片进入输出使能的正常工作模式。 将SHDN连接到GND，将OE连接到VDD，芯片进入输出为高阻抗的正常工作模式。 将SHDN连接到VDD和OE连接到GND会，芯片进入输出为高阻抗的打盹模式。 将SHDN连接到VDD和OE连接到VDD，芯片进入输出为高阻抗的睡眠模式。
OE	11	输出	输出使能管脚，低电平有效。参见SHDN管脚功能
D0- D13	12, 13, 14, 15, 16, 17, 18, 19, 22, 23, 24, 25, 26, 27	输出	数字输出。D13是MSB
OGND	20	地	输出驱动器地
OVDD	21	电源	输出驱动器的正电源。用0.1uF陶瓷片电容旁路接地。OVDD可以是0.5v到3.6V。
OF	28	输出	上/下溢出标志输出。当有上下溢出发生时，输出为高。
MODE	29	输入	输出数据和时钟占空比稳定器选择管脚。 将管脚MODE连接到GND选择偏移二进制输出格式并关闭时钟占空比稳定器。 将管脚MODE连接到1/3 VDD选择偏移二进制输出格式并打开时钟占空比稳定器。 将管脚MODE连接到2/3 VDD选择二进制补码输出格式并打开时钟占空比稳定器。 将管脚MODE连接到VDD选择二进制补码输出格式并关闭时钟占空比稳定器。

SENSE	30	输入	参考和编程管脚。 将管脚SENSE连接到VCM选择内部参考和±0.5V输入范围。 将管脚SENSE连接到VDD选择内部参考和±1V输入范围。 将管脚SENSE连接到大于0.5V小于1V的外部参考电压，选择±VSENSE的输入范围。±1V是最大有效输入范围。
VCM	31	输入	1.5V共模偏置输出和输入。用2.2uF陶瓷片电容旁路接地。
GND	33	接地	ADC电源接地。包装底部裸露的焊盘需要焊接到地上

表 11

15. 封装形式和外形尺寸

本产品采用 32 管脚的 QFN 封装，封装尺寸如下图 8 所示（图中尺寸单位为 mm）：

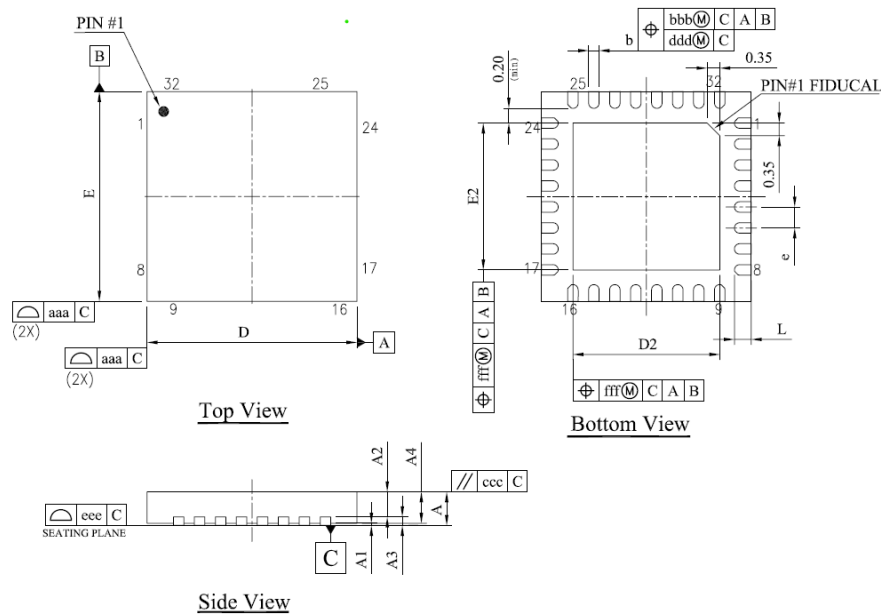


图 8 32 管脚 QFN 封装尺寸

ITEM		Symbol	DIMENSION(mm)		
			MIN.	NOM.	MAX.
Total height		A	0.70	0.75	0.80
Stand off		A1	0	0.02	0.05
Mold thickness		A2	0.53	0.55	0.56
Leadframe thickness		A3	—	0.20REF	—
Mold+Leadframe thickness+Mold gap		A4	0.70	0.73	0.80
Lead width		b	0.18	0.25	0.30
Package size	X	D	4.90	5.00	5.10
	Y	E	4.90	5.00	5.10
E-PAD Size	X	D2	3.40	3.50	3.60
	Y	E2	3.40	3.50	3.60
Lead length		L	0.35	0.40	0.45
Lead pitch		e	—	0.50TYP	—
Package profile of a surface		aaa	0.15		
Lead position		bbb	0.10		
Parallelism		ccc	0.10		
Lead position		ddd	0.05		
Package profile of a surface		eee	0.08		
Epad position		fff	0.10		

表 12

16. 订购信息

型号	封装	包装形式	起订量
GAD2245	QFN32 5mmx5mm	Tray	490

17. 修订记录

版本	日期	描述
0.1	2022/08	创建手册
0.2	2022/09	更新ESD数据
0.3	2022/10	更新流水线延迟数据
0.4	2023/02/13	更新了测试数据
0.4.1	2023/02/22	补充9、11章数据，更新引脚兼容产品
1.0	2023/12/26	1、更新部分中文专业术语 2、新增起订量&包装形式信息 3、更新驱动电流参数
1.1	2024/09/19	1、更新封装信息 2、更新同平台管脚兼容产品型号
1.2	2025/02/13	1、更新管脚描述信息
1.3	2025/02/20	更新工作温度范围